

【書類名】 特許願
【整理番号】 2017001433
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 43/08
H01F 10/32
H01L 27/24

【発明者】
【住所又は居所】 茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
【氏名】 ザエツ バディム

【発明者】
【住所又は居所】 茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
【氏名】 野崎 隆行

【発明者】
【住所又は居所】 茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
【氏名】 福島 章雄

【発明者】
【住所又は居所】 茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
【氏名】 湯浅 新治

【特許出願人】
【識別番号】 301021533
【氏名又は名称】 国立研究開発法人産業技術総合研究所
【代表者】 中鉢 良治
【電話番号】 029-862-6155

【手数料の表示】
【予納台帳番号】 220262
【納付金額】 14,000円

【提出物件の目録】
【物件名】 明細書 1
【物件名】 特許請求の範囲 1
【物件名】 要約書 1
【物件名】 図面 1

【書類名】明細書

【発明の名称】3端子素子

【技術分野】

【0001】

本発明は、スイッチング機能等に適する、強磁性金属膜を用いた3端子素子に関する。

【背景技術】

【0002】

近年、トランジスタはデータ処理回路の主たる構成要素であり、金属酸化物半導体電界効果トランジスタ（以下、「MOSFET」ともいう。）が集積回路に多用されている。図15に、MOSFETの模式図を示す。図15のMOSFETは、p-Si基板11と、金属酸化物からなるゲート誘電体14と、ゲート電極15と、ドレイン電極13の金属層と、ドレイン電極下の高濃度ドーパSi層12（n⁺⁺）と、ソース電極16と、ソース電極下の高濃度ドーパSi層17（n⁺⁺）とを備える。ゲート電極下とソース/ドレイン電極下の電気伝導性のタイプが異なるので、ソース電極とドレイン電極の間にはバリア（障壁）があり、ゲート電圧なしの状態では、電流はソースからドレインへ流れない。ゲート電圧が印加されると、電子型の電気伝導性がゲート下に形成されて、ソースとドレイン間に電流が流れる。このように、ゲート電圧は、ソースとドレイン間の電流をオン/オフ切り替えることができる。

【0003】

強磁性金属を用いた素子として、巨大磁気抵抗（GMR）効果を利用する素子が知られている。GMR効果は、強磁性金属の、隣接する2つの領域の抵抗は、これらの領域の相互の磁化方向に依存する、という事象である。

【0004】

図16に、強磁性金属ワイヤ20を用いた素子を示す。強磁性金属ワイヤ中の磁化は、ドメイン（磁区）に分けられ、各ドメインの磁化方向は、独立して変更できる。図中の矢印は、強磁性金属ワイヤのそれぞれの磁区の磁化方向を示す。磁化方向が全ての磁区内で同じであるとき、強磁性金属ワイヤの抵抗は低く（（a）（b）参照）、隣接する磁区の磁化方向が互いに逆方向であるとき、抵抗は高い（（c）（d）参照）。

【0005】

スピン軌道相互作用は、電子スピンと電子軌道角運動量の相互作用としてよく知られている。スピン軌道相互作用は、相対論的（光速に近い速度で移動する）効果であり、電子が電場内を移動するときに、電子に有効磁場を与える。電子は、原子核の電子軌道を回るときに非常に強い電場を受ける。電子が、高速度で原子核に非常に接近するよう移動するので、スピン軌道相互作用は、非常に強い磁場を誘起することができる。電子軌道が球状の場合、スピン軌道相互作用に基づき発生した磁場は、互いに完全に相殺しあうので、全体として電子はいかなる磁場も受けない。電子軌道が球状とは異なる場合、電子は、スピン軌道相互作用による強い磁場を受ける。スピン軌道相互作用による有効磁場（以下「スピン軌道相互作用により誘起された磁場」を「有効磁場」ともいう。）は、印加磁場より非常に強い。

【0006】

図17は、スピン軌道相互作用を説明する図である。図中（a）のように、スピン軌道相互作用による誘起された磁場 H_{eff} は、膜面垂直方向に働く。そのため、外部磁場 H が膜面垂直方向に印加された場合は、正味の磁場は、外部磁場とスピン軌道相互作用による磁場の和となり、従って、外部磁場が増強される効果を生じさせる。ここで、スピン軌道相互作用に起因して発生する磁場は外部磁場と比較して非常に大きい。図中（b）のように、外部磁場 H が膜面内方向に印加された場合は、スピン軌道相互作用による磁場方向が外部磁場 H 方向と異なるため、上記の外部磁場増強効果は生じない。このように、有効磁場は、電子軌道の変形方向に沿ってより強く（（a）参照）、変形方向に対して垂直な有効磁場はほぼ無い（（b）参照）。

【0007】

スピン軌道相互作用は、強磁性膜の磁化方向を膜平面に対して垂直方向に向ける。その効果は、垂直磁気異方性 (perpendicular magnetic anisotropy (PMA)) と呼ばれる。スピン軌道相互作用がなければ、いかなる強磁性膜の磁化も面内となる。磁化方向が膜面に対して垂直であるとき、反磁場は磁化を膜面内に向けるように働く。

【0008】

スピン軌道相互作用は、2つのタイプの垂直磁気異方性 (PMA) を引き起こす。2つのタイプとは、(1) 界面異方性 (interface-type) と、(2) バルク異方性 (bulk-type) である。なお、バルクとは、界面と接しない物質本体をいう。

【0009】

界面異方性の場合、界面における強磁性金属膜側の単原子層の電子軌道は、変形し、この層の電子のみが、強いスピン軌道相互作用を受ける。強磁性金属膜のバルク内の軌道は、変形されないため、スピン軌道相互作用を何ら受けない。界面における軌道は、膜のバルク内における軌道とは、異なる変形をする。その理由は、界面において、原子は、異なる材料の被覆層や基板の原子とボンドするからである。界面におけるボンドは、膜内のボンドとは著しく異なっている。結果として、これらの軌道は互いに異なった変形をする。界面異方性の場合、垂直磁化は膜厚が非常に薄いときのみが発生する。その理由は、薄い膜の場合においてのみ、界面の磁気異方性エネルギーが、支配的になるからである。

【0010】

図18は、垂直磁気異方性のうち(1) 界面異方性の場合について説明する図である。図18(a)は、膜の厚み方向の断面における電子軌道の形を説明する図である。図中、強磁性金属膜30の一方の面に非磁性誘電体保護膜31、他方の面に非磁性誘電体基板32を有する場合である。楕円は、強磁性金属膜内の電子軌道を示す。誘電体と直接接している強磁性原子層の電子軌道のみが、膜面直方向に変形されている。図18(b)に示すように、強磁性金属膜の垂直磁気異方性エネルギー (減磁エネルギーを含む) は、膜厚の関数である。所定値より厚い膜の磁化方向は、面内である。所定値より薄い膜の磁化方向は、面に垂直である。

【0011】

図19は、垂直磁気異方性のうち(2) バルク異方性について説明する図である。バルク異方性の場合、強磁性金属のバルク内の原子軌道の変形により生じる。バルク異方性は、膜内のストレスや成長方向に沿う結晶異方性に起因する。図19(a)は、膜の厚み方向の断面における電子軌道の形を説明する図である。図19(a)は、強磁性金属膜30の一方の面に非磁性誘電体保護膜31、他方の面に非磁性誘電体基板32を有する場合である。誘電体と直接接している強磁性原子層を除いて、電子軌道は膜面内方向に沿って変形されている。図19(a)に示すように、バルク異方性の場合、しばしば、界面の軌道が変形せず、スピン軌道相互作用を受けない。図19(b)に示すように、強磁性金属膜の垂直磁気異方性のエネルギー (減磁エネルギーを含む) は、膜厚の関数である。所定値より厚い膜の磁化方向は、面に垂直である。所定値より薄い膜の磁化方向は、面内である。その理由は、厚い膜の場合のみ、バルクの磁気異方性が支配的になるからである。

【0012】

図20及び図21は、強磁性金属における垂直磁気異方性の電圧制御の原理を説明する図である (特許文献1、非特許文献1、2参照)。ゲート電極42と、非導電性の非磁性誘電体41と、強磁性金属40とからなる積層構造の場合である。楕円は、非導電性の非磁性誘電体41との界面における強磁性金属40の電子軌道を示す。矢印は、強磁性金属内の磁化方向を示す。非導電性の非磁性誘電体の横に、印加電圧の極性を示す。

【0013】

図20は、強磁性金属の磁化が面内である場合である。図20(a)は、印加電圧なしの場合であり、無磁場中での磁化の方向は面内である。原子軌道は変形されていない。またスピン軌道相互作用はない。図20(b)は、ゲート電極42と強磁性金属40との間

に電圧を印加することにより、電圧が非導電性の非磁性誘電体41に印加された場合である。強磁性金属40の境界における電子は、ゲート電極42に引き付けられ、電子軌道は、ゲート電極42に向かって伸びる楕円となる。スピン軌道相互作用のため、強磁性金属の磁化は面に垂直になる。即ち、非導電性の非磁性誘電体41と接する強磁性金属40のトップ層のみが、電界を受け、トップ層のみにおいて、軌道が変形し、この層のみが、強いスピン軌道相互作用を受ける。もし、強磁性金属40が十分薄い(図18参照)ならば、磁化は面に垂直方向へ回転する。

【0014】

図21は、強磁性金属の磁化が面に垂直である場合である。図21(a)は、印加電圧なしの場合である。スピン軌道相互作用により、強磁性金属の電子軌道は誘電体との界面で変形され非球形となる。この非球形の電子軌道が垂直磁気異方性を誘起するので、磁化の方向は面に垂直である。図21(b)は、ゲート電極42と強磁性金属40との間に電圧を印加することにより、電圧が非導電性の非磁性誘電体41に印加された場合である。強磁性金属/非導電性非磁性誘電体界面の電子軌道が球形に近づくため、スピン軌道相互作用を減少させ、強磁性金属の磁化は面内になる。

【0015】

界面垂直磁気異方性を有する強磁性層の場合、磁化方向は電圧印加により面内に向く。電圧で誘起された磁気異方性が、誘電体と強磁性金属の材料に依存し、界面におけるこれらの結合(ボンド)のタイプに、強く依存する、ということに、注目すべきである。例えば、実験的に計測された論文(非特許文献2参照)によれば、Fe:MgO膜の電圧誘起磁気異方性は、図20と図21に示される電圧誘起磁気異方性の極性に対して逆の極性を有している。電圧誘起磁気異方性の極性は、強磁性金属/誘電体の界面、これらの材料及びこれらの結合のタイプに依存する。

【先行技術文献】

【特許文献】

【0016】

【特許文献1】国際公開2009/133650

【非特許文献】

【0017】

【非特許文献1】T.Maruyama et al., Nature Nanotechnology, vol 4, March, 2009 158-161.

【非特許文献2】T. Nozaki, et al., Phys. Rev. Applied 5, 044006 (2016)

【発明の概要】

【発明が解決しようとする課題】

【0018】

近年、集積回路のさらなる高密度化が望まれている。高密度化のためには、トランジスタのサイズを縮小する必要があるが、MOSFETのサイズはほぼその限界に達している。その理由の一つは、ソースとドレイン電極面積の更なる縮小が困難であるためである。金属と半導体間の単位面積当たりの接合抵抗は、界面付近の半導体側に必然的に形成される空乏層によりある特定値以下にすることが物理的に困難である。従って、トランジスタ動作に要求されるソース・ドレイン電極の接合抵抗を確保するためには、その接合面積の縮小には必然的な限界があり、このことが現行トランジスタの微細化の障害となっている。

【0019】

MOSFETの高性能化を妨げるもう一つの要因は、単結晶半導体からのみ作製可能であるということである。MOSFETの動作にとって、ゲート下の半導体領域は非常に高い電子移動度を有する必要がある。単結晶半導体のみが十分に大きい電子移動度を有する。単結晶半導体の使用が避けられないことは、MOSFETの3次元集積化の可能性を制限する。

【0020】

本発明は、これらの問題を解決しようとするものであり、ゲート電圧の印加により電流を制御することができる3端子素子を提供することを目的とする。また、半導体素子を用いなく、従来のMOSFETと同様の機能を有する3端子素子を提供することを目的とする。また、本発明は、強磁性金属膜の磁気異方性を利用して、スイッチング等の3端子素子の機能を可能とする素子を提供することを目的とする。

【課題を解決するための手段】

【0021】

本発明は、前記目的を達成するために、以下の特徴を有する。

(1) 強磁性金属膜と、前記強磁性金属膜の上に誘電体膜を介してゲート電極が配置された積層構造を備え、前記ゲート電極は、ギャップを挟んで周期的に配置され、前記強磁性金属膜の前記誘電体膜側の界面における垂直磁気異方性が、ゲート電極下の領域とギャップ下の領域で異なる変調構造を有することを特徴とする、3端子素子。

(2) 前記強磁性金属膜の膜厚が、前記ゲート電極下の領域と前記ギャップ下の領域で異なることを、特徴とする前記(1)記載の3端子素子。

(3) 前記強磁性金属膜は、前記誘電体膜側の界面において、前記ゲート電極下の領域と前記ギャップ下の領域で異なる材料の膜と接することを特徴とする、前記(1)又は(2)記載の3端子素子。

(4) 前記ゲート電極下の領域において、前記強磁性金属膜は前記誘電体膜と接し、前記ギャップ下の領域において、前記強磁性金属膜は第1の介在膜と接することを特徴とする、前記(3)記載の3端子素子。

(5) 前記ゲート電極下の領域において、前記強磁性金属膜と前記誘電体膜の間に、第2の介在膜を有することを特徴とする、前記(3)記載の3端子素子。

(6) 前記強磁性金属膜は、前記ギャップ下の領域に位置するイオンインプラント領域を備えることを特徴とする、前記(1)又は(2)記載の3端子素子。

(7) 前記ギャップに、少なくともゲート電極を互いに絶縁分離する分離領域を有することを特徴とする、前記(1)又は(2)記載の3端子素子。

(8) 前記強磁性金属膜は、ナノワイヤであり、周期的に並ぶ複数のゲート電極と交差することを特徴とする、前記(1)記載の3端子素子。

(9) 前記強磁性金属膜に電流を流すためのソース端子とドレイン端子を備えることを特徴とする、前記(1)記載の3端子素子。

(10) 周期的に配置された隣合うゲート電極に、交互に極性の異なる電圧を印加することを特徴とする、前記(1)記載の3端子素子。

【発明の効果】

【0022】

本発明の3端子素子は、強磁性金属膜を主として用いる構成としたことにより、半導体材料を用いなく、より微細構造を実現できる。本発明の3端子素子の構造は、半導体を使用することなく、金属及び誘電体材料のみから作成することが可能である。

【0023】

本発明の3端子素子は、高電流および高温下での特性に優れる。即ち、半導体の電気的性質は温度に強く依存するのに対して、本発明の3端子素子は主として金属で構成されるので、金属の電気的性質は温度にあまり依存しないからである。また、金属の電気抵抗率は、半導体と比較して非常に小さく、金属は半導体より高電流を流すことができるからである。

【0024】

また、従来のMOSFETとは異なり、本発明の3端子素子では、金属-金属接合であり、空乏層が形成されないため、接合抵抗は、非常に低い。よって、本発明の3端子素子は、その素子サイズが電極の接合抵抗に制限されない。

【0025】

また、本発明の3端子素子は、単純な周期的な構造により形成できるので、従来のリソグラフィの使用に代えて、X線干渉法を使用することもできる、その結果、より素子サイ

ズを減少させることができる。

【0026】

また、本発明の3端子素子は、動作スピードが高速化できる。従来のMOSFETの動作スピードは、Siの導電度(移動度)により制限される。これに対して本発明の3端子素子では、金属を用いるため導電度が非常に大であるので、より速いスピードで動作する。

【0027】

また、本発明の3端子素子は、金属や誘電体材料で構成されるので、多結晶又はアモルファス材料で構成することが可能であり、単結晶材料を使用しなくてもよい、という効果がある。従来のMOSFETでは、要求される移動度を得るためには、Si単結晶のみが使用可能であるのに対して、本発明の3端子素子では、多結晶又はアモルファス材料のみから作成することが可能である。よって、単結晶の成長及び保護のために使用される高価な成長及び製造装置は、本発明の実現には不要である。

【0028】

また、本発明の3端子素子は、3次元集積化が可能な素子である。上述のように、単結晶材料を使用する必要がないこと、電極の周期構造のみの単純な構造であるので、複数の3端子素子を積層して集積化する構造に適する。即ち、3次元集積化のためには、3端子素子の新しい層が、既設の層のトップに作製されなければならないこと、かつ、3次元で積層される3端子素子の品質が、複数の層の数に伴って劣化してはならないこと、等の要求があるが、これらを満たすことができる。これに対して、従来技術では、既設のトランジスタの層のトップに、高品質を維持したMOSFETを作製することは、ほとんど不可能である。MOSFETでは、単結晶材料を成長させる必要があるからである。一方、本発明の3端子素子の品質は、3次元集積化のための層の数によらず、同じに維持できる。

【0029】

本発明の3端子素子は、強磁性金属膜又はその界面の周期的な変調構造により、強磁性金属膜の垂直磁気異方性の周期的な変調構造を有しているもので、ゲート電極下の領域とギャップ下の領域との間の磁壁が、強くピン止めされることにより、それぞれの領域の磁化は、独立的に変化することができる。その結果、ゲート電圧に対する電流の制御を確実にし、スイッチングのオンオフ機能が向上する。

【0030】

本発明の3端子素子において、強磁性金属膜と、複数の周期的に配置されるゲート電極とが、複数回交差する構造にする場合、所望のオン/オフ比を実現できる。また、強磁性金属として、強磁性金属ワイヤを使用して、蛇行状とする場合は、1つ当たり多数の電極を設けることができること、3端子素子の小面積化が可能であること、簡易な製造工程が可能であるという効果を奏する。

【図面の簡単な説明】

【0031】

- 【図1】本発明の実施形態の3端子素子の前提となる基本構造の模式断面図である。
- 【図2】本発明の実施形態の3端子素子を上面からみた模式図である。
- 【図3】本発明の実施形態の3端子素子の動作原理を説明する図である。
- 【図4】本発明の実施形態の3端子素子の動作原理を説明する図である。
- 【図5】第1の実施形態の3端子素子の断面模式図である。
- 【図6】第1の実施形態の3端子素子の動作原理を説明する図である。
- 【図7】第1の実施形態の3端子素子の動作原理を説明する図である。
- 【図8】第2の実施形態の3端子素子の断面模式図である。
- 【図9】第3の実施形態の3端子素子の断面模式図である。
- 【図10】第4の実施形態の3端子素子の断面模式図である。
- 【図11】第5の実施形態の3端子素子の断面模式図である。
- 【図12】第5の実施形態の3端子素子の断面模式図である。
- 【図13】第6の実施形態の、周期的に配置した隣合うゲート電極に、交互に極性の

異なる電圧を印加可能とする3端子素子の断面模式図である。

【図14】第6の実施形態の3端子素子の動作原理を説明する図である。

【図15】従来技術のMOSFETの模式図である。

【図16】従来技術の、強磁性金属ワイヤを用いた素子を示す図である。

【図17】従来技術のスピントラッキング相互作用を説明する図である。

【図18】従来技術の、垂直磁気異方性のうち、界面異方性の場合について説明する図である。

【図19】従来技術の、垂直磁気異方性のうち、バルク異方性の場合について説明する図である。

【図20】従来技術の、強磁性金属膜における垂直磁気異方性の電圧制御の原理を説明する図で、強磁性金属膜の磁化が面内である場合である。

【図21】従来技術の、強磁性金属膜における垂直磁気異方性の電圧制御の原理を説明する図で、強磁性金属の磁化が面に垂直である場合である。

【発明を実施するための形態】

【0032】

本発明の実施形態の3端子素子は、強磁性金属膜と、前記強磁性金属膜の上に誘電体膜を介してゲート電極が配置された積層構造を少なくとも備える。前記ゲート電極は、ギャップを挟んで周期的に配置され、かつ、前記強磁性金属膜の前記誘電体膜側の界面における垂直磁気異方性が、ゲート電極下の領域とギャップ下の領域で異なる変調構造を有する。

【0033】

図1は、本実施形態の3端子素子の前提となる基本構造の模式断面図である。本素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。ゲート電極下の誘電体を「ゲート誘電体」とも呼ぶ。ここで、説明の便宜上、積層構造において、基板4の側を下、ゲート電極1の側を上と呼ぶが、実際の素子の積層方向の上下は勿論これに限定されない。また、積層構造において、各層の間に、本発明の機能を実質的に妨げない範囲で、その他の層を設けることができる。

【0034】

図1の3端子素子において、強磁性金属膜3はワイヤ状の強磁性金属ワイヤ、特に強磁性金属ナノワイヤであることが好ましい。強磁性金属ワイヤは、非導電性の誘電体2によりカバーされている。誘電体2のトップの上に、周期的に配置されるゲート電極1が設けられている。

【0035】

図1に示すように、ソース電圧は、強磁性金属ワイヤの側面又は端部に設けられた2つの端子間に、印加される。2つの端子のうち一方をソース、他方をドレインと呼ぶことができる。MOSFETとは異なり、強磁性ナノワイヤの端部2つのうち、いずれをドレイン、ソースとしてもよい。アースの位置により適宜設定できる。

【0036】

図1に示すように、ゲート電圧は、強磁性金属ワイヤと、周期的に位置するゲート電極との間に、印加される。ゲート電圧の印加により、電圧誘起磁気異方性に起因して、ゲート電極下の強磁性金属ワイヤの磁化方向が回転する。ゲート電極間のギャップ下の領域では、磁化は、ゲート電圧により影響を受けない。よって、ゲート電極下の領域内とギャップ下の領域内での磁化の相対角度は、ゲート電圧により変化させることができる。その結果、強磁性金属ワイヤの抵抗は、ゲート電圧により制御(コントロール)可能であり、ソース電流は、ゲート電圧によりオン/オフの切り替えが可能である。

【0037】

図2は、本発明の実施形態の3端子素子の代表例を、上面からみた模式図である。周期的に配置される長尺のゲート電極1と、蛇行状に配置される強磁性金属ワイヤの強磁性金属膜3とが、互いに交差する。図では、周期的に位置する複数のゲート電極は、強磁性金属ワイヤの上を横断して設けられている。複数の長尺のゲート電極1のそれぞれには、同

時にゲート電圧を印加するためのゲート端子が設けられている。強磁性金属ワイヤの両端に、ソース端子とドレイン端子が設けられている。強磁性金属ワイヤと、複数の周期的に配置されるゲート電極とが、複数回交差する構造が好ましい。図2では、強磁性金属ワイヤが蛇行状に配置されているが、蛇行状に限定されない。1つの電極当たりの磁気抵抗効果は、大きくないので、所望のオン/オフ比を達成するために、ゲート電極の数を多くすることが、望ましい。

【0038】

図2に図示した構造の電極を用いて、素子の面積を小さくすることが実現できる。例えば、10nm幅で10 μ m長のワイヤで、10nm周期の電極で、1周期当たり1%MRを想定すると、全体でMRが1000%を得るためには、本素子の面積が僅か0.1 μ m²で実現できる。十分高いoff状態の抵抗と十分高い集積度を提供できる。本実施形態の3端子素子の面積は、現状のMOSFETの面積に比べてより小さい。

【0039】

本実施形態の3端子素子のサイズは、例えば、従来のリソグラフィ技術に代えて、X線干渉法を製造技術に用いることで実現できる。X線干渉法を用いて、例えば、1nmより狭い幅のラインを作製することができる。X線干渉法によって、周期的なラインを作製することが可能である。よって、MOSFETの作製では不可能であった微細化を、本実施形態では、X線干渉法で周期的な電極を作製することにより実現できる。

【0040】

図2のように、蛇行状とする場合は、1つのワイヤ当たり多数の電極を設けることができること、3端子素子の小面積化が可能であること、簡易な製造工程が可能であるという利点を奏する。

【0041】

本実施形態の3端子素子(図1参照)の動作原理を、図3及び図4を参照して説明する。

【0042】

図3は、強磁性金属膜3の磁化が面内の場合の説明図である。強磁性金属膜3は例えば強磁性金属ワイヤである。図中の矢印は、強磁性金属膜3の磁化方向を示す。(a)は、ゲート電圧を印加しない場合で、(b)はゲート電圧を印加した場合である。(a)の場合、即ち、バイアス電圧のない状態では、強磁性金属膜3の磁化は、複数のゲート電極1の下の領域、及びゲート電極間のギャップ下の領域で、面内方向である。よって、強磁性金属膜3(強磁性金属ワイヤ)の抵抗は低い。(b)の場合、即ち、ゲート電圧が印加されると、強磁性金属の磁化は、複数のゲート電極下の領域では、面に垂直な方向に向き、ギャップ下の領域では、面内方向にとどまる。隣の磁区と異なった磁化方向をとることによって、強磁性金属膜3(強磁性金属ワイヤ)の抵抗は大きくなる。

【0043】

図4は、強磁性金属膜3の磁化が面に垂直の場合の説明図である。強磁性金属膜3は例えば強磁性金属ワイヤである。図中の矢印は、強磁性金属膜3の磁化方向を示す。(a)は、ゲート電圧を印加しない場合で、(b)はゲート電圧を印加した場合である。(a)の場合、即ち、バイアス電圧のない状態では、強磁性金属膜3の磁化は、複数のゲート電極1の下の全ての領域、及びゲート電極間のギャップ下の領域で、面に垂直方向である。よって、強磁性金属膜3(強磁性金属ワイヤ)の抵抗は低い。(b)の場合、即ち、ゲート電圧が印加されると、強磁性金属膜の磁化は、複数のゲート電極1下の領域では、面内方向に向き、ギャップ下の領域では、面に垂直な方向にとどまる。隣の磁区と異なった磁化方向をとることによって、強磁性金属膜3(強磁性金属ワイヤ)の抵抗は大きくなる。

【0044】

面内磁化の強磁性金属ワイヤには、次に挙げる強磁性金属膜を使用できる。例えば、Fe、Co、Ni、FeB、FeCo、FeCoB、CoNi、FeNi等である。

【0045】

強磁性金属膜は、連続膜である限り薄いほど磁化制御性が高まる。この観点から、強磁

性金属膜の膜厚は0.5 nm以上2 nm以下であることが望ましい。強磁性金属ワイヤのサイズは、集積回路への応用とトランジスタとしての性能の点から、幅5 nm以上50 nm以下、長さ100 nm以上1000 nm以下であることが望ましい。

【0046】

面に垂直な磁化の強磁性金属ワイヤには、次の強磁性金属膜が使用できる。例えば、CoPt、CoPd、FeTb、FeBtb、GdFeCo、GdFe、FePt等である。また、膜厚が1 nmより薄いFe、FeB、FeCo、FeCoB、及び多層膜（例えば、Co/Pt、Co/Pd、Fe/Pt）等も挙げられる。

【0047】

誘電体には、次の材料が使用できる。例えば、MgO、YIG、Al₂O₃、SiO₂、Ti₂O₃、HfO₂、SrTiO₃、ZnSe、ZnS、MgSe、MgS等である。磁性でも非磁性でもよい。

【0048】

誘電体の膜厚は、連続膜である限り薄いほど電荷蓄積効果、すなわち、強磁性体の磁化制御性が高まる。この点から、1 nm以上10 nm以下であることが望ましい。

【0049】

図1の基本構造の3端子素子は、上述のように、ゲート電極に電圧が印加されたとき、電極下に位置する強磁性金属膜（強磁性金属ワイヤ等）内の磁化の方向が、電圧誘起の磁気異方性変調効果により変化することを利用して、磁気抵抗効果により、ゲート電圧の有無によりナノワイヤ内を通る電流のオン/オフをスイッチングすることが可能である。その際、3端子素子では、強磁性金属膜の、ゲート電極下の領域と、ギャップ下の領域の、磁化が、それぞれ独立的に変化することが、性能を向上させる上でさらに重要である。そこで、本発明の実施形態では、後述する各実施形態で示すように、3端子素子の前記基本構造において、強磁性金属膜の膜厚又は強磁性金属膜の強誘電体側の界面の周期的な変調構造により、強磁性金属膜の垂直磁気異方性の周期的な変調構造を実現したものである。

【0050】

(第1の実施形態)

本実施形態は、強磁性金属膜の膜厚を変調させることにより、垂直磁気異方性を周期的に変調させた3端子素子に関する。本実施形態について、図5を参照して説明する。

【0051】

図5は、本実施形態の3端子素子の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3は、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、その膜厚が異なる周期的な変調構造を有する。強磁性金属膜3の厚さは、ゲート電極1下の領域で、より厚く、ゲート電極間のギャップの下の領域で、より薄い。図5では、ギャップ内に、第2の誘電体5を位置させ、電極間の絶縁分離領域を兼ねている。

【0052】

周期的なゲート電極間のギャップは、強磁性金属膜にまで届くように深くエッチングして形成できる。このエッチングされた領域を、第2の誘電体5により埋める。第2の誘電体5は、ギャップ下の領域の強磁性金属膜が薄い領域にまで接して設けられている。ギャップの溝はエッチング以外の方法で形成してもよい。第2の誘電体5の材料は、ゲート誘電体と同じ材料であっても、異なる材料であってもよい。

【0053】

本実施形態の素子は、強磁性金属膜の膜厚を一定にした構造に比べて、次の(1)(2)の優れた作用効果を有する。

(1) ゲート電極下の領域とギャップ下の領域との間の磁壁が、強くピン止めされていること。これにより、それぞれの領域の磁化は、独立的に変化することができる。これに対して、強磁性金属膜に変調構造がない場合は、ゲート電圧の印加時に、磁壁が、ゲート電極下の領域とギャップ下の領域の間で、作られる必要がある。そうでなければ、ゲート電極下の領域とギャップ下の領域の磁化は同時に回転し、本素子はスイッチオフしないこ

とになるからである。

(2) 強磁性金属膜(強磁性金属ワイヤ)の垂直磁気異方性は、ゲート電極下の領域とギャップ下の領域で、異なる厚さに依存して、異なっていること。垂直磁気異方性が膜厚に依存して変化することについては、図18及び図19で説明したとおりである。ゲート電極下の領域で作用する、より強い垂直磁気異方性は、ギャップ下の領域の磁化をピン止めし、この領域の磁化の変化を防ぐ。

【0054】

本実施形態の3端子素子(図5参照)の動作原理を、図6及び図7を参照して説明する。

【0055】

図6は、強磁性金属膜3(強磁性金属ワイヤ)のPMAが界面異方性の場合の説明図である。矢印は、強磁性金属膜3の磁化方向を示す。(a)はゲート電圧を印加しない場合で、(b)はゲート電圧を印加した場合である。(a)の場合、即ち、バイアス電圧のない状態では、強磁性金属膜3の磁化は、複数のゲート電極の下の領域では、面内方向であり、電極間のギャップ下の領域では、面に垂直方向である。その理由は、それぞれの領域内の強磁性金属膜3の厚さが異なっていることによる(図18(b)参照)。その結果、強磁性金属膜(強磁性金属ワイヤ)の抵抗は高い。(b)の場合、即ち、ゲート電圧が印加されると、強磁性金属膜3の磁化は、ゲート電極下の領域では、面に垂直な方向へ向く。強磁性金属膜3のギャップ下の領域の磁化は、面に垂直な方向にとどまるようにピン止めされている。隣の磁区と同じ磁化方向をとることによって、強磁性金属ワイヤの抵抗は小さくなり、本素子がスイッチオンする。

【0056】

界面異方性の垂直磁気異方性を有する強磁性金属として、例えば、Fe, Co, Ni, FeB, FeCo, FeCoB, CoNi, FeNi等が挙げられる。例えば、MgOにより被覆されているFeB膜の(減磁エネルギーを含む)垂直磁気異方性エネルギーは膜厚の関数であり、1.05nmより厚い膜の磁化方向は、面内であり、1.05nmより薄い膜の磁化方向は、面に垂直である(図18(b)参照)。

【0057】

図7は、強磁性金属膜3(強磁性金属ワイヤ)のPMAがバルク異方性の場合の説明図である。矢印は、強磁性金属膜3の磁化方向を示す。(a)はゲート電圧を印加しない場合で、(b)はゲート電圧を印加した場合である。(a)の場合、即ち、バイアス電圧のない状態では、強磁性金属膜3の磁化は、複数のゲート電極の下の領域で、面に垂直方向であり、電極間のギャップ下の領域では、面内方向である。その理由は、それぞれの領域内の強磁性層の厚さが異なっていることによる(図19(b)参照)。よって、強磁性金属膜(強磁性金属ワイヤ)の抵抗は高い。(b)の場合、即ち、ゲート電圧が印加されると、強磁性金属膜3の磁化は、ゲート電極下の領域では、面内方向へ向く。ギャップ領域下の領域では、磁化は面内方向にとどまるようにピン止めされている。隣の磁区と同じ磁化方向をとることによって、強磁性金属膜(強磁性金属ワイヤ)の抵抗は小さくなり、本素子がスイッチオンする。

【0058】

バルク異方性の垂直磁気異方性を有する強磁性金属として、例えば、FeBTb, CoPt, FePt, FeCoCd, FeCoTbや、積層構造(Co/Pt)等が挙げられる。例えば、FeBTb膜の(減磁エネルギーを含む)垂直磁気異方性のエネルギーは、膜厚の関数であり、3.2nmより厚い膜の磁化方向は、面に垂直であり、3.2nmより薄い膜の磁化方向は、面内である(図19(b)参照)。

【0059】

本実施形態の実施例を示す。

【0060】

(実施例1a) 素子の構造は、ゲート電極TaRu、ゲート誘電体MgO(膜厚3以上8nm以下)、強磁性金属膜FeB(ゲート電極下の膜厚1.4nm、ギャップ下の膜

厚0.7 nm)、基板SiO₂、第2の誘電体SiO₂である。ゲート電極の幅が10 nm以上100 nm以下、ギャップの幅が10 nm以上100 nm以下であることが好ましい。

【0061】

(実施例1b) 素子の構造は、ゲート電極TaRu、ゲート誘電体MgO(膜厚3以上8 nm以下)、強磁性金属膜FeBtb(ゲート電極下の膜厚5 nm、ギャップ下の膜厚2 nm)、基板SiO₂、第2の誘電体SiO₂である。ゲート電極の幅が5 nm以上50 nm以下、ギャップの幅が5 nm以上50 nm以下であることが好ましい。

【0062】

(実施例1c) 素子の構造は、ゲート電極TaRu、ゲート誘電体MgO(膜厚3以上8 nm以下)、強磁性金属膜Co/Ptの多層積層膜(ゲート電極下の膜厚20 nm、ギャップ下の膜厚10 nm)、基板SiO₂、第2の誘電体SiO₂である。ゲート電極の幅が1 nm以上50 nm以下、ギャップの幅が1 nm以上50 nm以下であることが好ましい。

【0063】

(実施例1d) 素子の構造は、ゲート電極TaRu、ゲート誘電体YIG(膜厚2以上12 nm以下)、強磁性金属膜Co/Ptの多層積層膜(ゲート電極下の膜厚20 nm、ギャップ下の膜厚10 nm)、基板SiO₂、第2の誘電体SiO₂である。ゲート電極の幅が1 nm以上50 nm以下、ギャップの幅が1 nm以上50 nm以下であることが好ましい。

【0064】

(実施例1e) 素子の構造は、ゲート電極TaRu、ゲート誘電体YIG(膜厚2以上12 nm以下)、強磁性金属膜FeCoGdTb(ゲート電極下の膜厚20 nm、ギャップ下の膜厚10 nm)、基板SiO₂、第2の誘電体SiO₂である。ゲート電極の幅が1 nm以上50 nm以下、ギャップの幅が1 nm以上50 nm以下であることが好ましい。

【0065】

(第2の実施形態)

本実施形態は、強磁性金属膜の、ギャップ下の領域に介在膜(ギャップ下の領域に設けた介在膜を「第1の介在膜」とも呼ぶ。)を設けて、強磁性金属膜の垂直磁気異方性を周期的に変調させた3端子素子に関する。本実施形態について、図8を参照して説明する。

【0066】

図8は、本実施形態の3端子素子の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3は、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、異なる材料と接するため、界面が異なる周期的な変調構造を有する。強磁性金属膜3は、ゲート電極下の領域では誘電体2と接し、ゲート電極間のギャップ下の領域では、薄い介在膜6と接する。薄い介在膜6を設ける理由は、強磁性金属膜3の垂直磁気異方性を高め、かつギャップ下の領域の面垂直方向の磁化をピン止めするためである。ギャップ内に、第2の誘電体5を位置させ、電極間の絶縁分離領域を兼ねている。

【0067】

薄い介在膜6は、第2の誘電体5の堆積前に、ゲート電極間のギャップ内に堆積して製造することができる。薄い介在膜6として、強磁性金属膜の垂直磁気異方性を強める金属又は酸化物を用いる。例えば、介在膜の材料として、Ir、Cr、W、Ur、Tb、Gd、Ta、Pd、Pt、Pt/Co多層積層膜、ガーネット型磁性酸化物等から選択されるいずれか1以上が挙げられる。ギャップ下の領域内の高い磁気異方性エネルギーのために、この領域内の磁化は、面に垂直方向に非常に強くピン止めされている。強磁性金属膜の垂直磁気異方性を高める非磁性介在膜である、Ir、Cr、W、Ur、Tb、Gd、Ta、Pd、Ptが、より好ましい。

【0068】

本実施形態の実施例を示す。

【0069】

(実施例2a) 素子の構造は、ゲート電極TaRu、ゲート誘電体MgO(膜厚3以上8nm以下)、強磁性金属膜FeB(膜厚1.4nm)、基板SiO₂、第2の誘電体SiO₂、薄い介在膜Ta(膜厚2nm)である。ゲート電極の幅が10nm以上100nm以下、ギャップの幅が10nm以上100nm以下であることが好ましい。

【0070】

(実施例2b) 素子の構造は、ゲート電極TaRu、ゲート誘電体MgO(膜厚3以上8nm以下)、強磁性金属膜FeB Tb(膜厚20nm)、基板SiO₂、第2の誘電体SiO₂、薄い介在膜Pt(膜厚1nm)である。ゲート電極の幅が5nm以上50nm以下、ギャップの幅が5nm以上50nm以下であることが好ましい。

【0071】

(第3の実施形態)

本実施形態は、強磁性金属膜のゲート電極下の領域に接して、誘電体との間に、介在膜(ゲート電極下の領域に設けた介在膜を「第2の介在膜」とも呼ぶ。)を設けて、強磁性金属膜の垂直磁気異方性を周期的に変調させた3端子素子に関する。本実施形態について、図9を参照して説明する。

【0072】

図9は、本実施形態の3端子素子の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3は、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、異なる材料と接するため、界面が異なる周期的な変調構造を有する。ギャップ内には、第1の実施形態等と同様、第2の誘電体5を位置させ、電極間の絶縁分離領域を兼ねている。

【0073】

強磁性金属膜3は、ゲート電極下の領域では、ゲート誘電体2と強磁性金属膜3との間に設けられた薄い介在膜7と接し、ゲート電極間のギャップ下の領域では、第2の誘電体5と接する。薄い介在膜7を設ける理由として、次の(a)(b)を挙げることができる。(a)強磁性金属膜3の電圧誘起の垂直磁気異方性(電圧誘起PMA)を高めるためである。これにより、3端子素子のスイッチングのためのゲート電圧を減少させることができる。(b)強磁性金属膜3のゲート電極下の領域における垂直磁気異方性を高めるためである。これにより、ゲート電極下の領域とギャップ下の領域の垂直磁気異方性を異ならせることができ、これらの領域の磁化がカップルしないようにすることができる。(a)および(b)の目的で介在膜7に適する材料として、強磁性金属膜の垂直磁気異方性を強める金属又は酸化物を用いる。例えば、介在膜の材料として、Ir、Cr、W、Ur、Tb、Gd、Ta、Pd、Pt、Pt/Co多層積層膜、ガーネット型磁性酸化物等から選択されるいずれか1以上が挙げられる。強磁性金属膜の垂直磁気異方性を高める非磁性介在膜である、Ir、Cr、W、Ur、Tb、Gd、Ta、Pd、Ptが、より好ましい。

【0074】

本実施形態の実施例を示す。

【0075】

(実施例3a) 本例は、強磁性金属膜3のゲート電極下の領域における垂直磁気異方性を高めるために、薄い介在膜(磁性材料の例)を設けた例である。素子の構造は、ゲート電極TaRu、ゲート誘電体膜MgO(膜厚3以上8nm以下)、強磁性金属膜FeB Tb(膜厚20nm)、基板SiO₂、第2の誘電体SiO₂、薄い介在膜としてPt/Co磁性多層積層膜(膜厚2nm)である。ゲート電極の幅が5nm以上50nm以下、ギャップの幅が5nm以上50nm以下であることが好ましい。

【0076】

(実施例3b) 本例は、強磁性金属膜3のゲート電極下の領域における垂直磁気異方性を高めるために、薄い介在膜(非磁性材料の例)を設けた例である。素子の構造は、ゲ

ート電極TaRu、ゲート誘電体膜MgO(膜厚3以上8nm以下)、強磁性金属膜FeBTbGd(膜厚10nm)、基板SiO₂、第2の誘電体SiO₂、介在膜Pt(膜厚0.1-0.5nm)である。ゲート電極の幅が5nm以上50nm以下、ギャップの幅が5nm以上50nm以下であることが好ましい。

【0077】

(実施例3c) 本例は、強磁性金属膜3の電圧誘起の垂直磁気異方性を高めるために、ゲート電極下の領域に、薄い介在膜(磁性材料の例)を設けた例である。素子の構造は、ゲート電極TaRu、ゲート誘電体膜MgO(膜厚3以上8nm以下)、強磁性金属膜FeB(膜厚1.4nm)、基板SiO₂、第2の誘電体SiO₂、介在膜としてYIG(磁性ガーネット、Y₃Fe₅O₁₂)(膜厚2nm)である。ゲート電極の幅が5nm以上50nm以下、ギャップの幅が5nm以上50nm以下であることが好ましい。

【0078】

(実施例3d) 本例は、強磁性金属膜3の電圧誘起の垂直磁気異方性を高めるために、ゲート電極下の領域に、薄い介在膜(非磁性材料の例)を設けた例である。素子の構造は、ゲート電極TaRu、ゲート誘電体膜MgO(膜厚3以上8nm以下)、強磁性金属膜FeB(膜厚1.4nm)、基板SiO₂、第2の誘電体SiO₂、介在膜としてIr(膜厚0.1-0.2nm)である。ゲート電極の幅が5nm以上50nm以下、ギャップの幅が5nm以上50nm以下であることが好ましい。

【0079】

(第4の実施形態)

本実施形態は、強磁性金属膜の、ギャップ下の領域に、イオン注入することにより、強磁性金属膜の垂直磁気異方性を周期的に変調させた3端子素子に関する。本実施形態について、図10を参照して説明する。

【0080】

図10は、本実施形態の3端子素子の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3は、ゲート電極間のギャップ下の領域に、イオン注入(ion implantation)領域8を有する。強磁性金属膜3は、ゲート電極下の領域では誘電体2と接し、ゲート電極間のギャップ下の領域では、イオン注入領域を有することにより、垂直磁気異方性が周期的に変調した変調構造を備える。

【0081】

(第5の実施形態)

強磁性金属膜の垂直磁気異方性を周期的に変調させるための構造を、各実施形態で説明したが、これらの複数の手法を組み合わせた構造とすることができる。本実施形態では、複数の例を挙げて説明する。

【0082】

図11は、強磁性金属膜の膜厚を変調させることと、ギャップ下の領域に、界面異方性タイプの垂直磁気異方性を強める薄い介在膜を設けること、を組み合わせた形態の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3の厚さは、ゲート電極1下の領域で、より厚く、ゲート電極間のギャップの下の領域で、より薄い。強磁性金属膜3は、ゲート電極下の領域では誘電体2と接し、ゲート電極間のギャップ下の領域では、薄い介在膜6と接する。即ち、強磁性金属膜3は、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、その膜厚が異なることによる垂直磁気異方性の周期的な変調構造を有するとともに、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、異なる材料と接するため、界面が異なることによる垂直磁気異方性の周期的な変調構造を有する。これにより、ギャップ下の領域内の高い磁気異方性エネルギーのために、この領域内の磁化は、面に垂直方向に非常に強くピン止めされている。

【0083】

図12は、強磁性金属膜の膜厚を変調させることと、強磁性金属膜のゲート電極下の領

域に接して誘電体との間に介在膜を設けること、を組み合わせた形態の断面模式図である。素子は、金属のゲート電極1と誘電体2と強磁性金属膜3と基板4が順に積層された積層構造を備える。基板4は非導電性基板である。強磁性金属膜3の厚さは、ゲート電極1下の領域で、より厚く、ゲート電極間のギャップ下の領域で、より薄い。強磁性金属膜3は、ゲート電極下の領域では、ゲート誘電体2と強磁性金属膜3との間に設けられた介在膜7と接し、ゲート電極間のギャップ下の領域では、第2の誘電体5と接する。即ち、強磁性金属膜3は、ゲート電極下の領域と、ゲート電極間のギャップ下の領域とで、その膜厚が異なることによる垂直磁気異方性の周期的な変調構造を有するとともに、ゲート電極下に設けられた、電圧誘起の磁気異方性の効果を高める薄い介在膜7が設けられたことによる垂直磁気異方性の周期的な変調構造を有する。

【0084】

(第6の実施形態)

既に、基本的な動作原理について説明したが、本実施形態では、図13を参照して、変形例について説明する。

【0085】

図13は、周期的に配置した隣合うゲート電極に、交互に極性の異なる電圧を印加可能とする素子を説明する断面模式図である。素子の構造は、結線状態を除いて、第1の実施形態と同様である。正の電圧と負の電圧とが隣合うゲート電極に印加されることにより、スイッチング特性をより向上させることができる。

【0086】

図14は、動作原理を説明する図である。(a)はゲート電圧を印加しない場合で、(b)はゲート電圧を印加した場合である。矢印は、強磁性金属膜3の磁化方向を示す。負のゲート電圧が印加されたゲート電極下の領域では、垂直磁気異方性は増加し、これらの領域の磁化は、面に垂直方向に向く。正のゲート電圧が印加されたゲート電極下の領域では、垂直磁気異方性が減少し、これらの領域の磁化は面内にとどまる。よって、本素子は、(a)の場合、スイッチオンし、(b)の場合、スイッチオフする。

【0087】

以上、本実施形態で示した変調構造や結線等は、適宜組み合わせることができる。

【0088】

また、前記実施形態等で示した例は、発明を理解しやすくするために記載したものであり、この形態に限定されるものではない。

【産業上の利用可能性】

【0089】

本発明の3端子素子は、電圧により入力電流を制御できるので、従来のMOSFETの素子が用いられる分野等に広く利用でき、産業上有用である。

【符号の説明】

【0090】

- 1 ゲート電極
- 2 誘電体(ゲート誘電体)
- 3 強磁性金属膜
- 4、11 基板
- 5 第2の誘電体
- 6、7 介在膜
- 8 イオン注入領域
- 12、17 高濃度ドーパSi層
- 13 ドレイン電極
- 14 ゲート誘電体
- 15 ゲート電極
- 16 ソース電極
- 20 強磁性金属ワイヤ

- 3 0 強磁性金属膜
- 3 1 非磁性誘電体保護膜
- 3 2 非磁性誘電体基板
- 4 0 強磁性金属
- 4 1 非磁性誘電体
- 4 2 ゲート電極

【書類名】特許請求の範囲

【請求項1】

強磁性金属膜と、前記強磁性金属膜の上に誘電体膜を介してゲート電極が配置された積層構造を備え、

前記ゲート電極は、ギャップを挟んで周期的に配置され、

前記強磁性金属膜の前記誘電体膜側の界面における垂直磁気異方性が、ゲート電極下の領域とギャップ下の領域で異なる変調構造を有することを特徴とする、3端子素子。

【請求項2】

前記強磁性金属膜の膜厚が、前記ゲート電極下の領域と前記ギャップ下の領域で異なることを、特徴とする請求項1記載の3端子素子。

【請求項3】

前記強磁性金属膜は、前記誘電体膜側の界面において、前記ゲート電極下の領域と前記ギャップ下の領域で異なる材料の膜と接することを特徴とする、請求項1又は2記載の3端子素子。

【請求項4】

前記ゲート電極下の領域において、前記強磁性金属膜は前記誘電体膜と接し、前記ギャップ下の領域において、前記強磁性金属膜は第1の介在膜と接することを特徴とする、請求項3項記載の3端子素子。

【請求項5】

前記ゲート電極下の領域において、前記強磁性金属膜と前記誘電体膜の間に、第2の介在膜を有すること特徴とする、請求項3項記載の3端子素子。

【請求項6】

前記強磁性金属膜は、前記ギャップ下の領域に位置するイオンインプランテーション領域を備えることを特徴とする、請求項1又は2記載の3端子素子。

【請求項7】

前記ギャップに、少なくともゲート電極を互いに絶縁分離する分離領域を有することを特徴とする、請求項1又は2記載の3端子素子。

【請求項8】

前記強磁性金属膜は、ナノワイヤであり、周期的に並ぶ複数のゲート電極と交差することを特徴とする、請求項1記載の3端子素子。

【請求項9】

前記強磁性金属膜に電流を流すためのソース端子とドレイン端子を備えることを特徴とする、請求項1記載の3端子素子。

【請求項10】

周期的に配置された隣合うゲート電極に、交互に極性の異なる電圧を印加することを特徴とする、請求項1記載の3端子素子。

【書類名】 要約書

【要約】

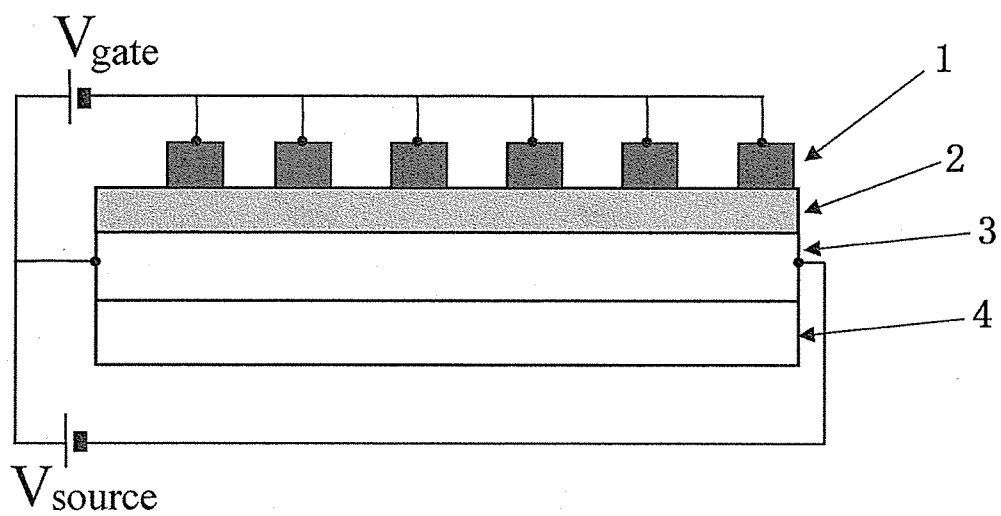
【課題】 半導体素子を用いずに、強磁性金属膜を用いて、ゲート電圧の印加により電流を確実に制御することができる、高性能の3端子素子を提供する。

【解決手段】 強磁性金属膜と、前記強磁性金属膜の上に誘電体膜を介してゲート電極が配置された積層構造を備える3端子素子であって、ゲート電極は、ギャップを挟んで周期的に配置され、強磁性金属膜の誘電体膜側の界面における垂直磁気異方性が、ゲート電極下の領域とギャップ下の領域で異なる変調構造を有する。変調構造は、ゲート電極下の領域とギャップ下の領域で、強磁性金属膜の膜厚を変調させることや、強磁性金属膜の誘電体膜側の界面の周期的変調構造により、実現する。

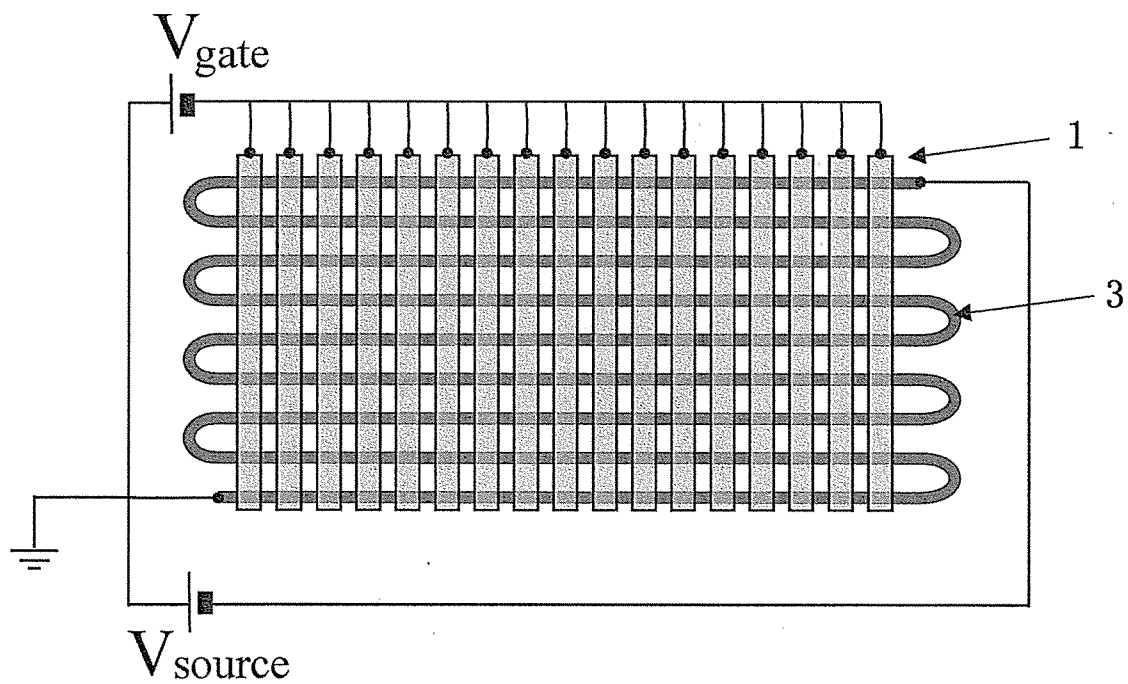
【選択図】 図1

【書類名】 図面

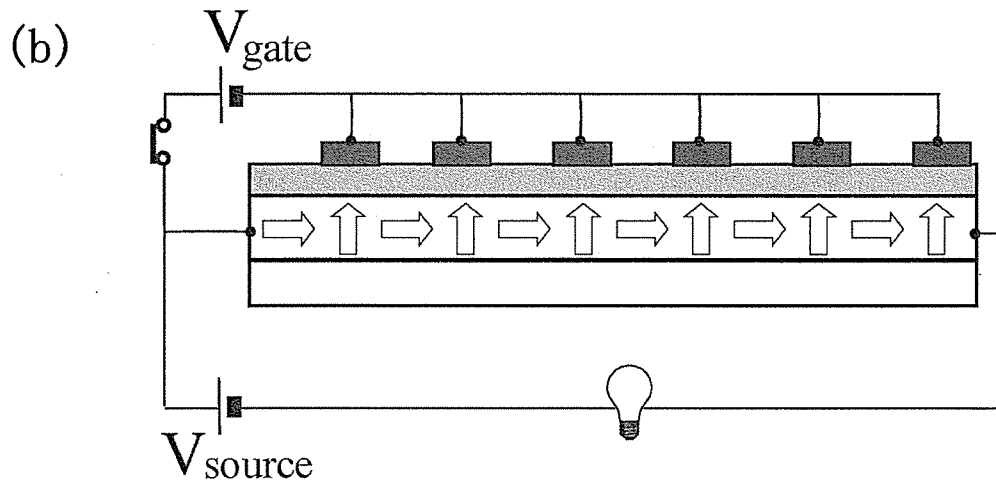
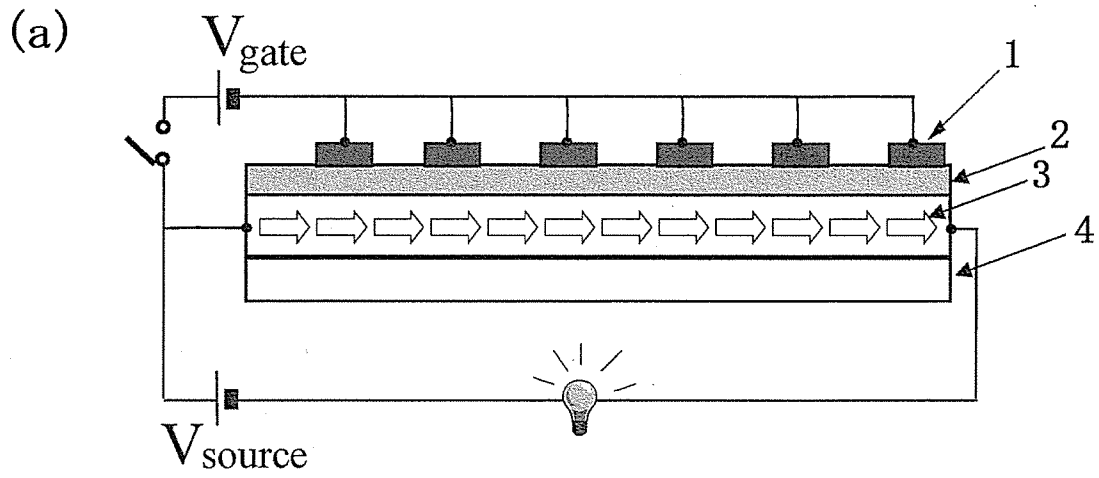
【図 1】



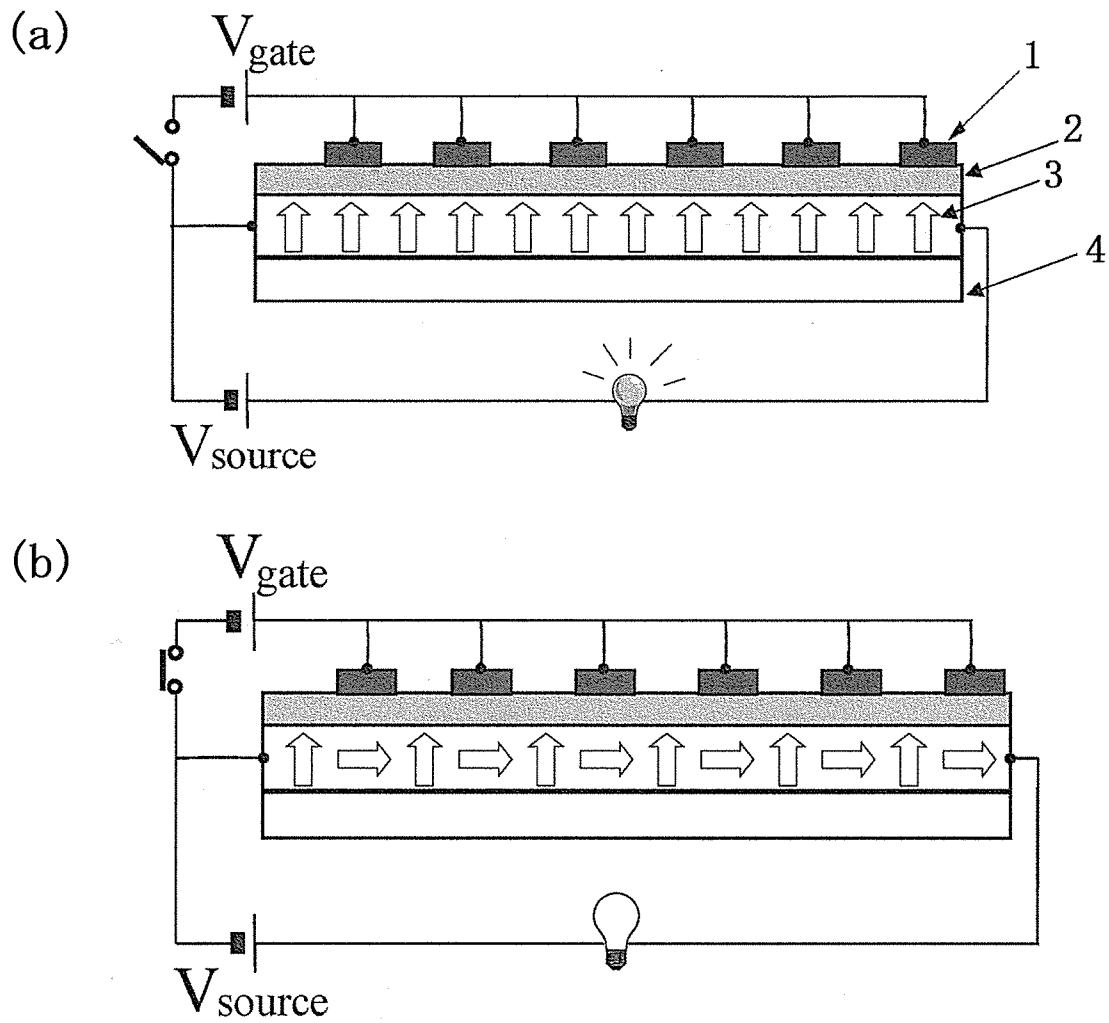
【図 2】



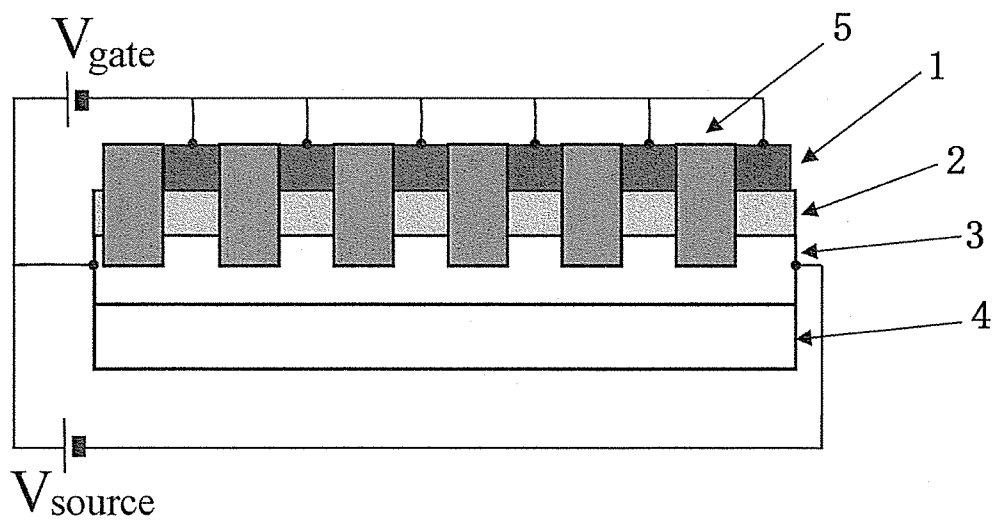
【図3】



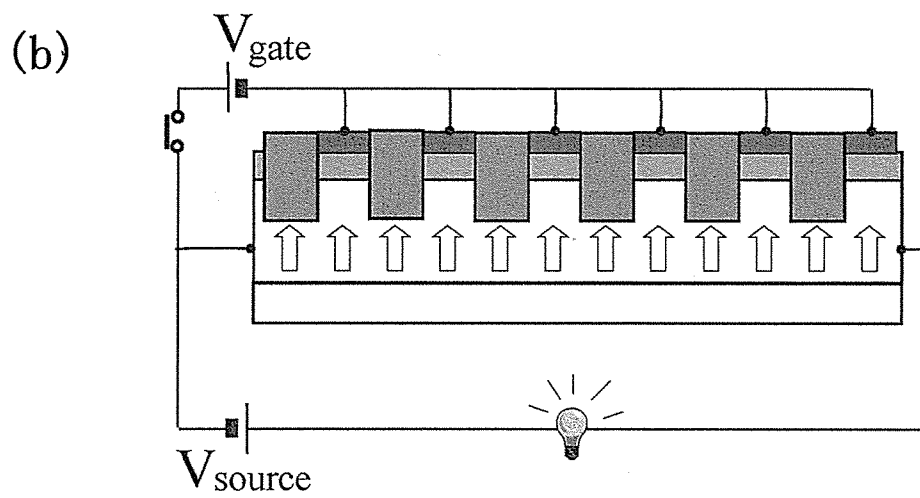
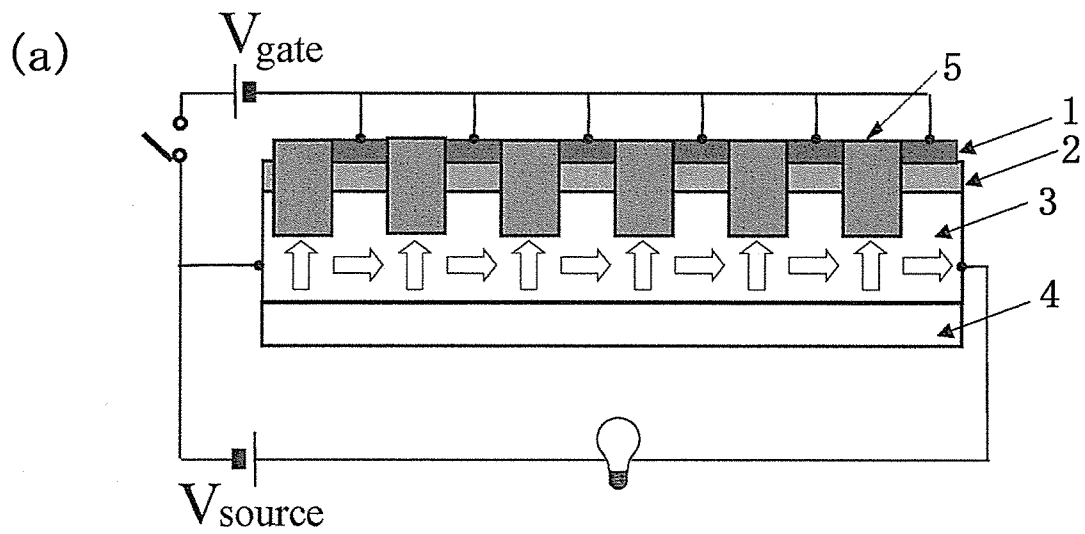
【図4】



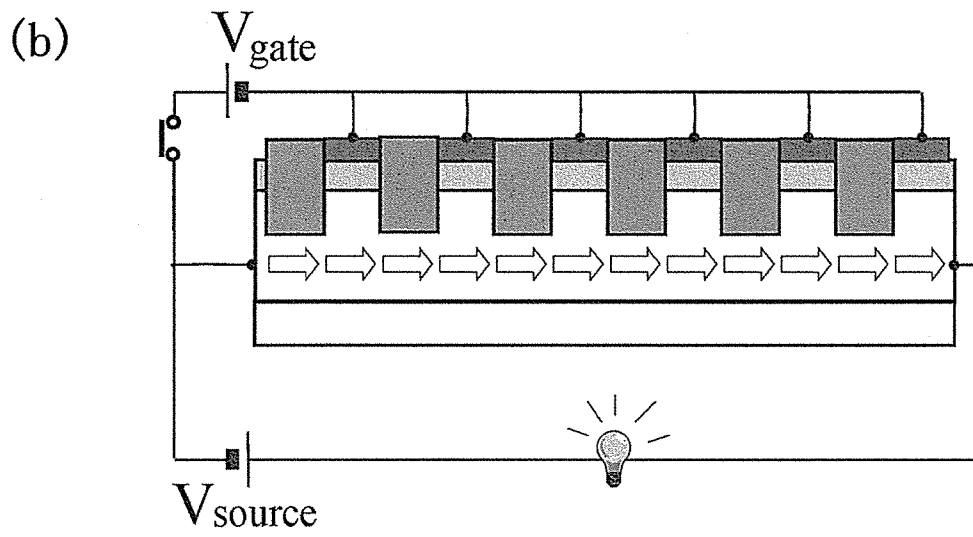
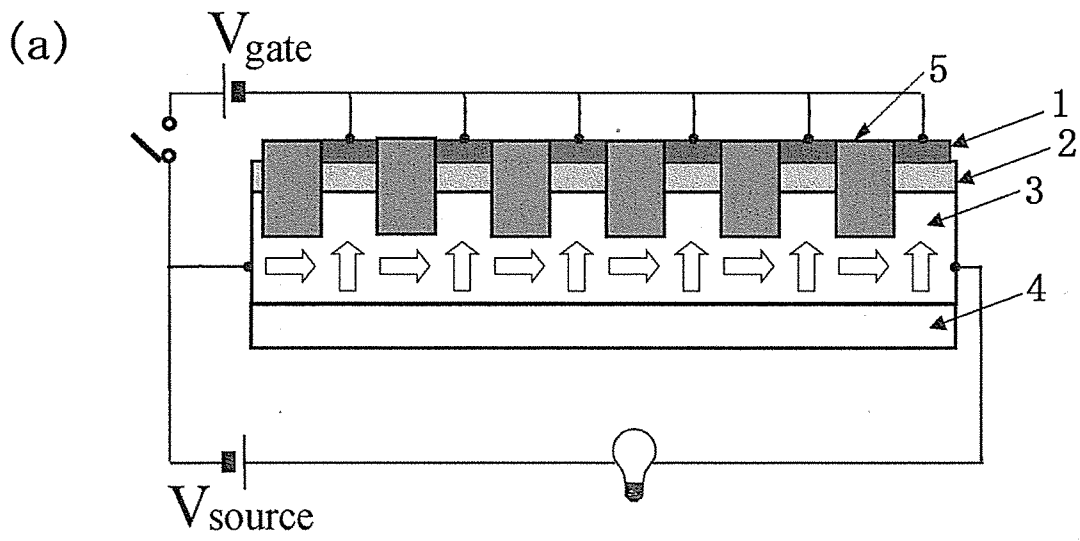
【図5】



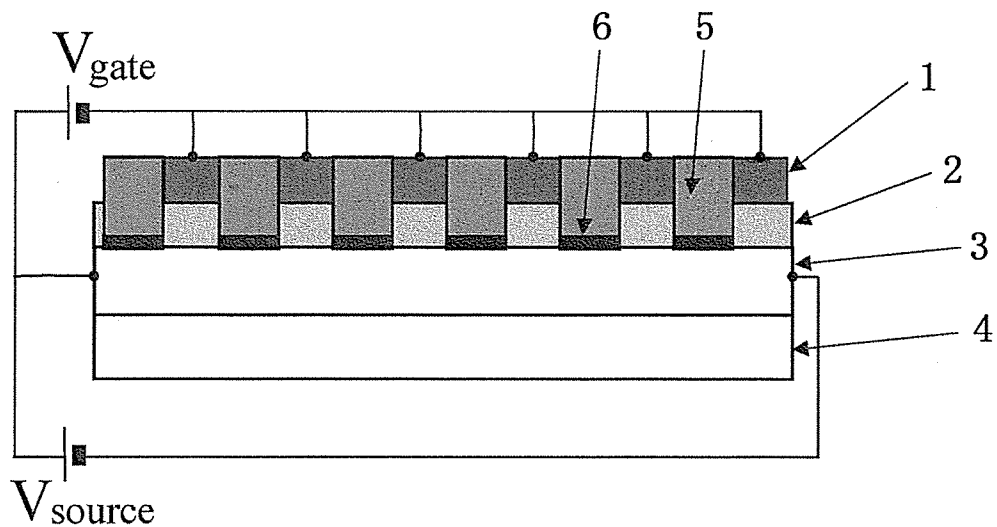
【図6】



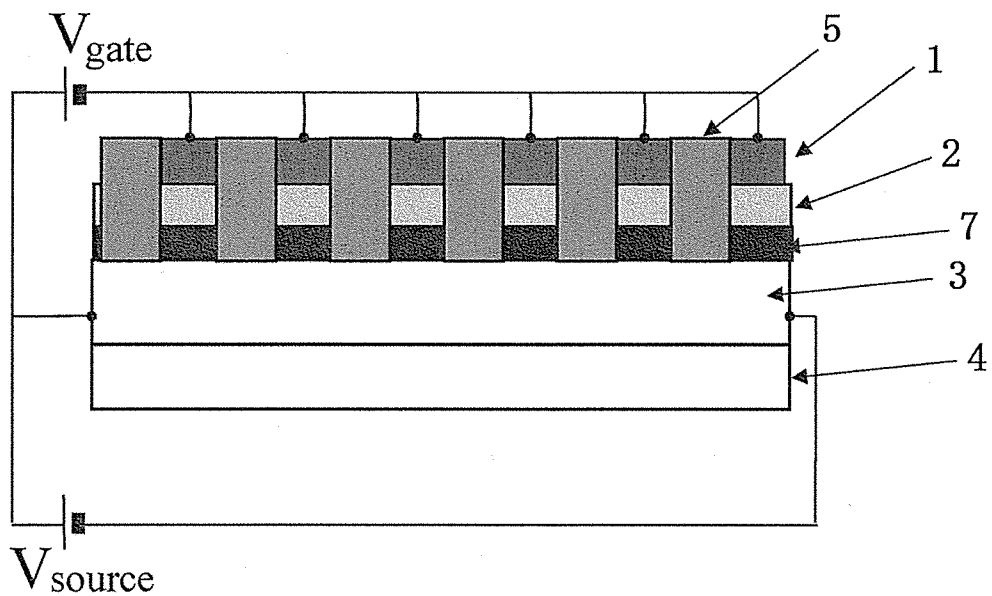
【図7】



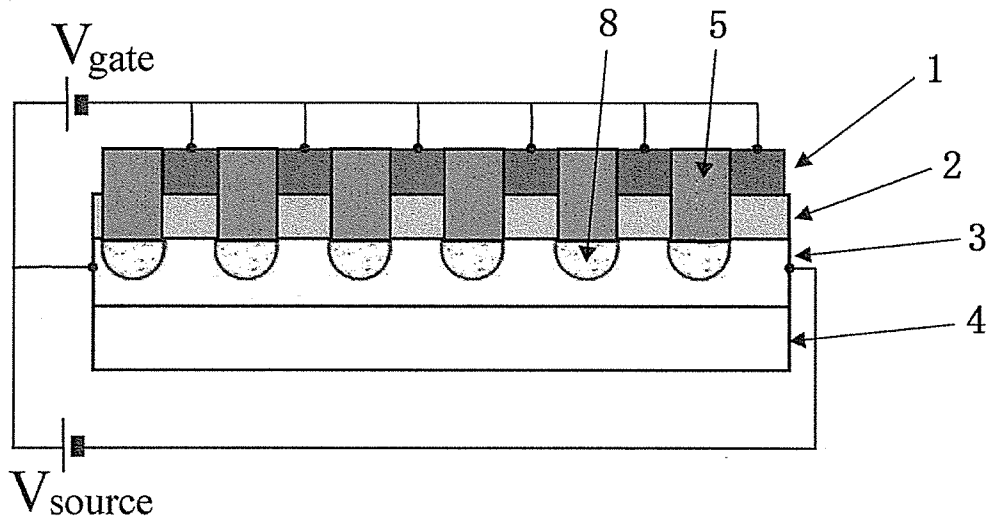
【図8】



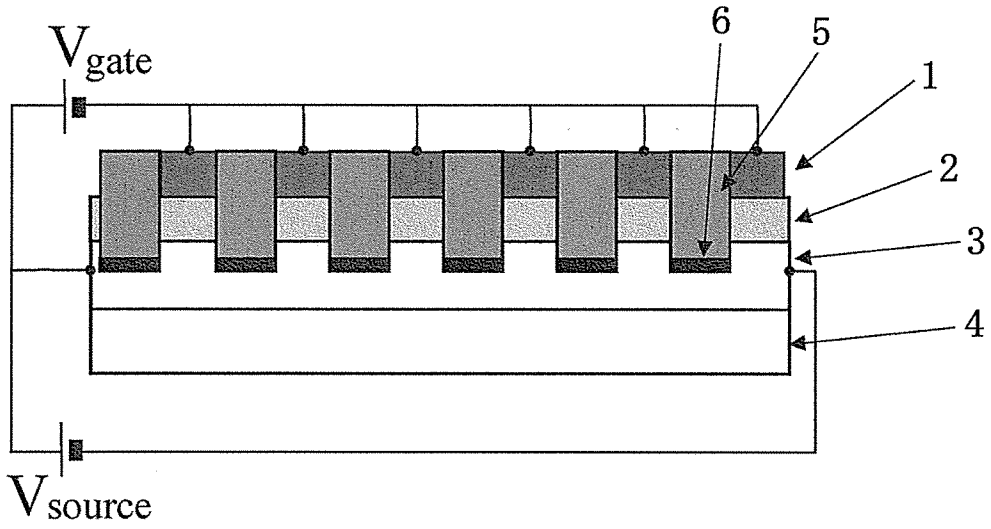
【図9】



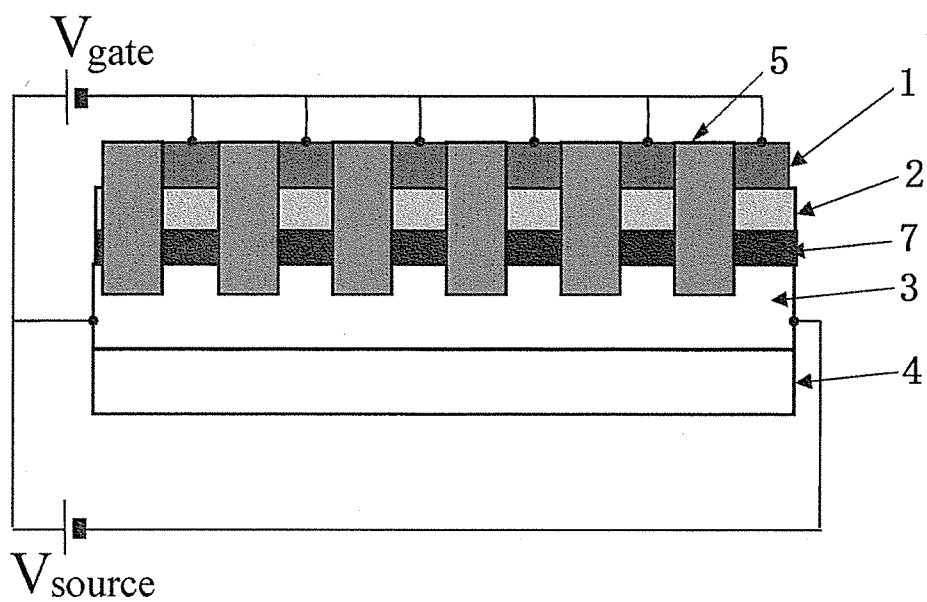
【図10】



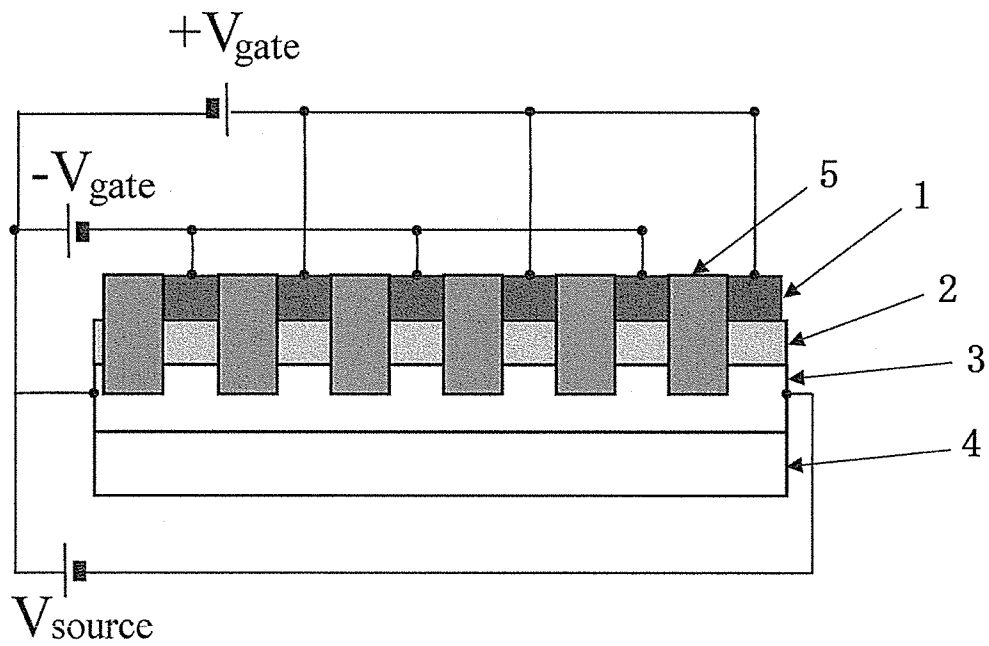
【図11】



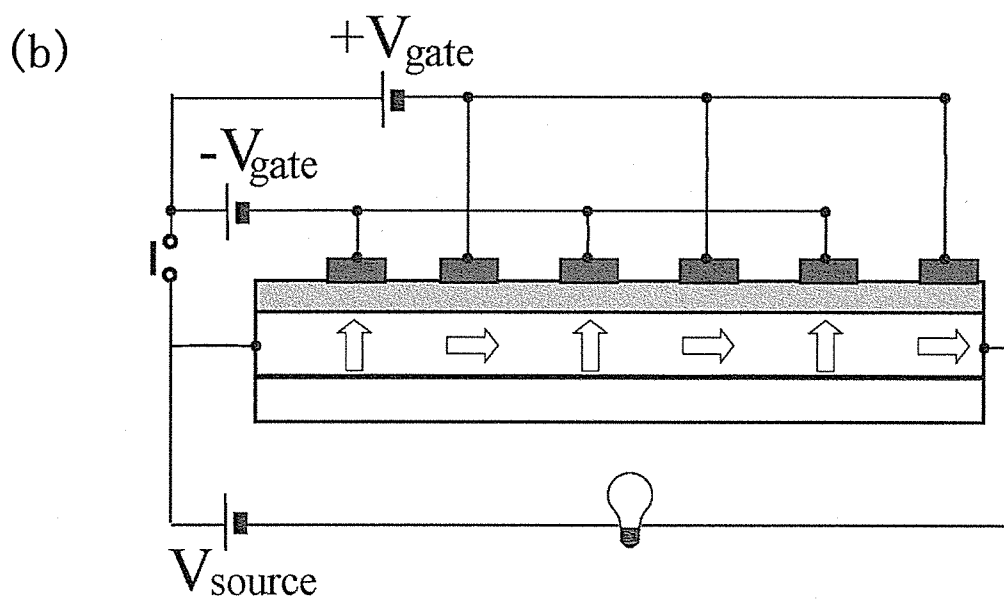
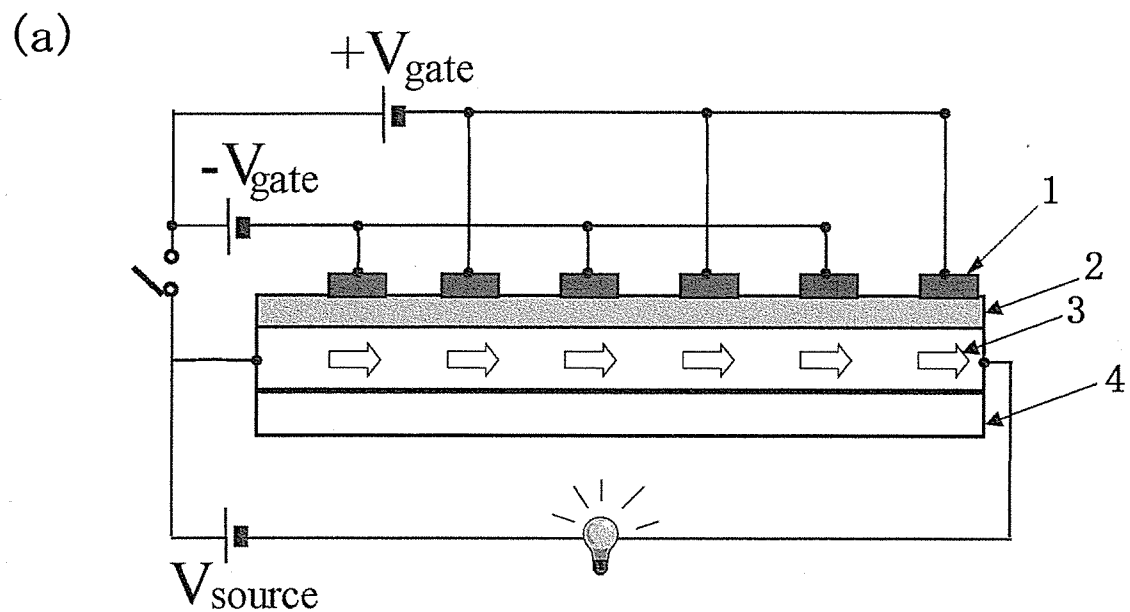
【図12】



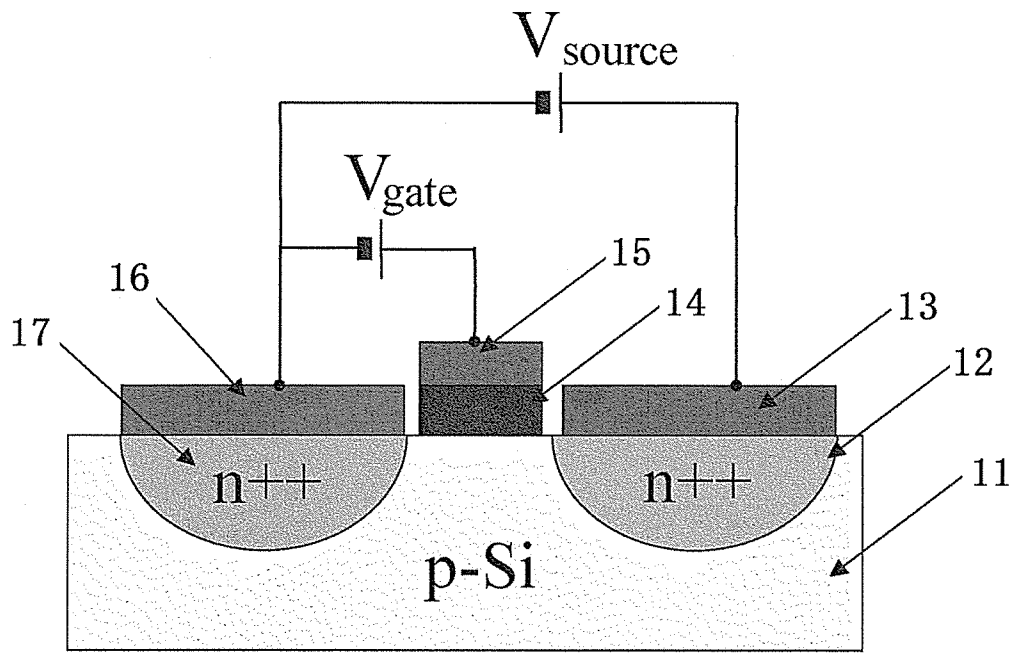
【図13】



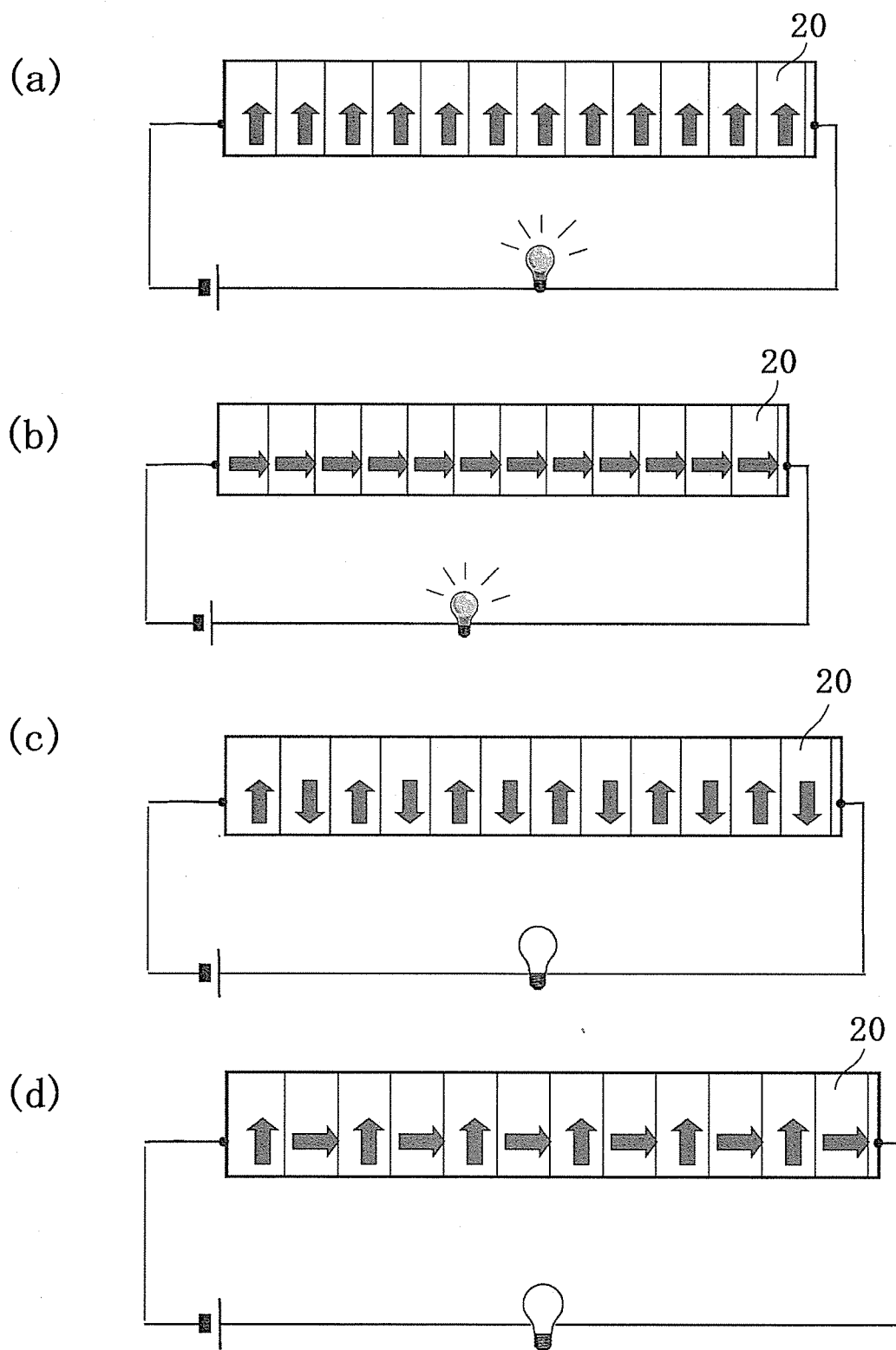
【図14】



【図15】

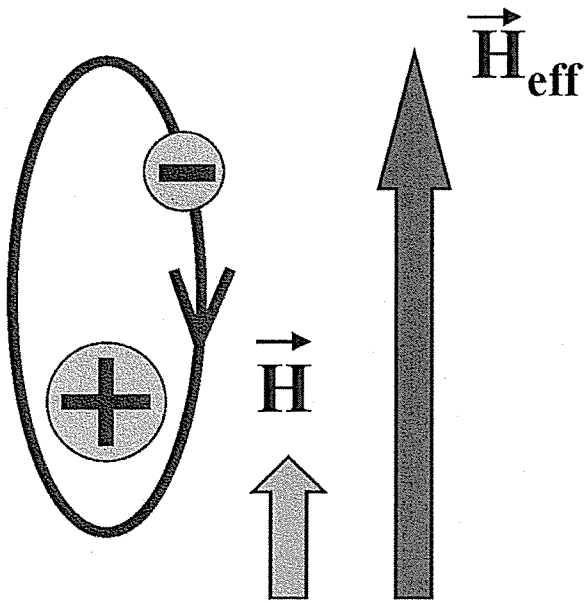


【図16】

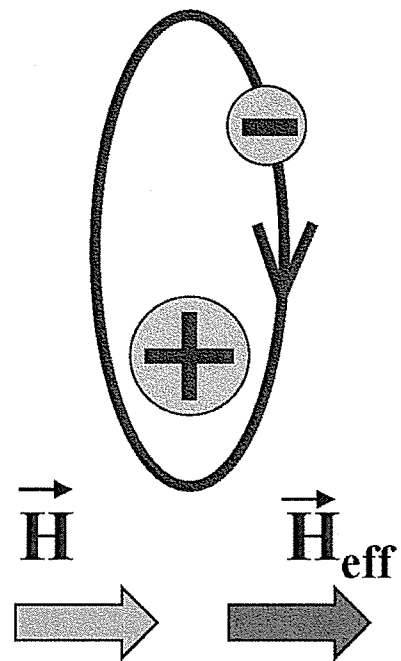


【図17】

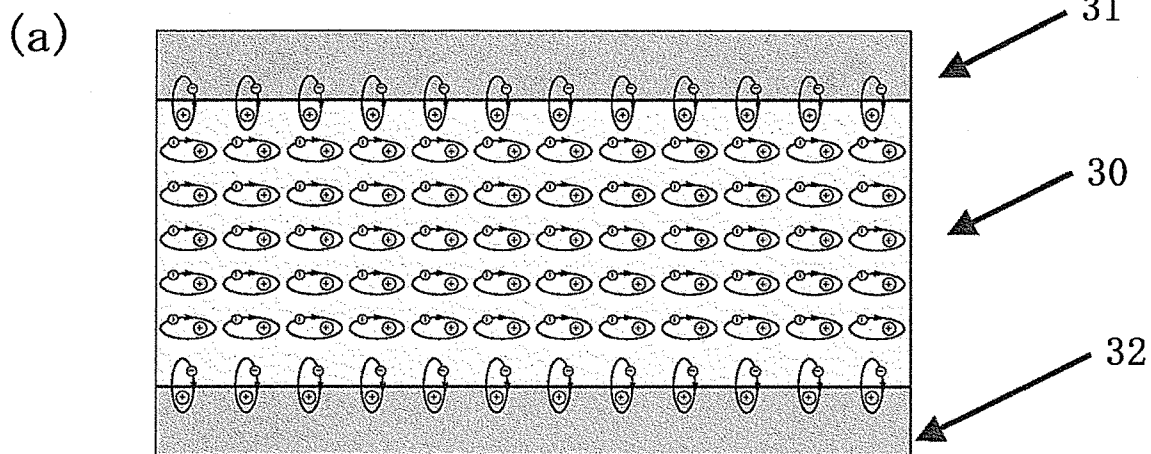
(a)



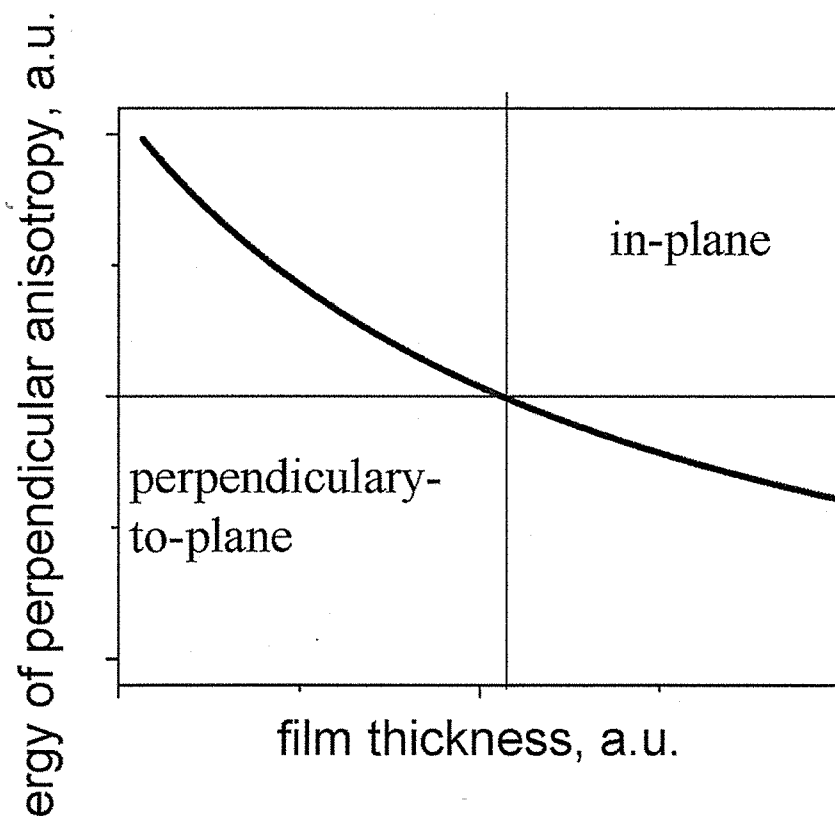
(b)



【図18】

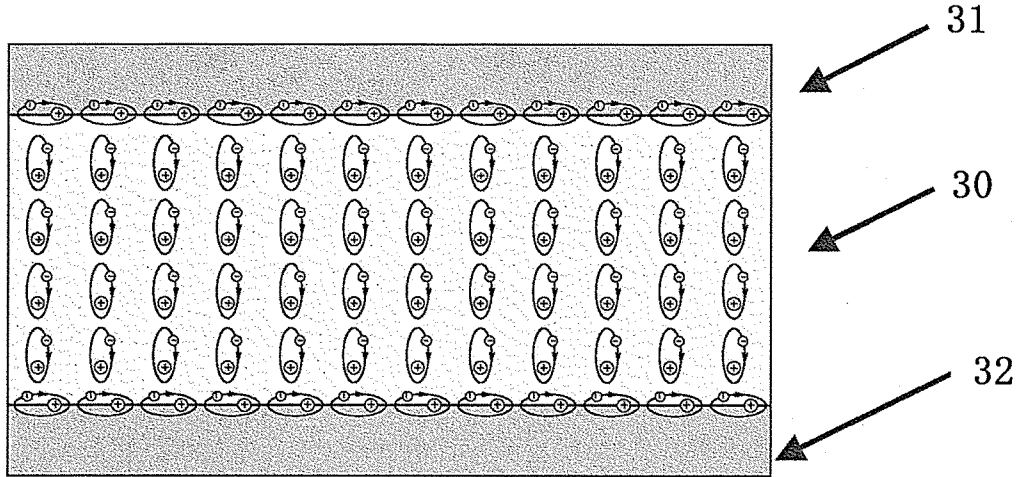


(b)

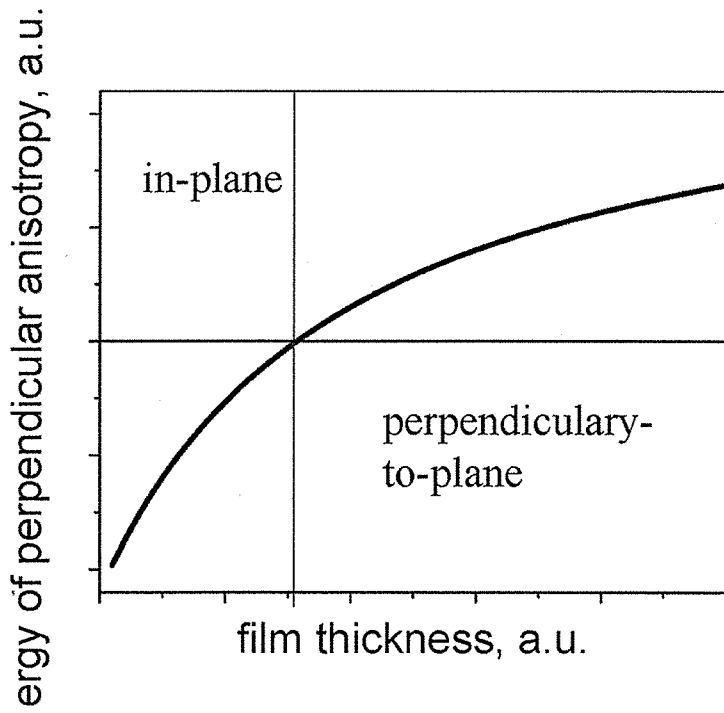


【図19】

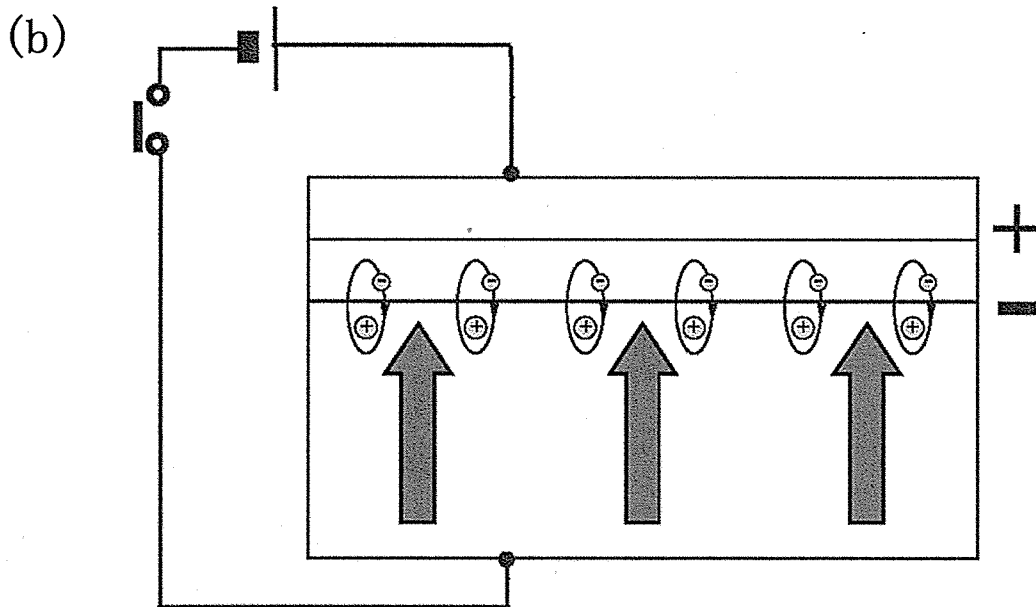
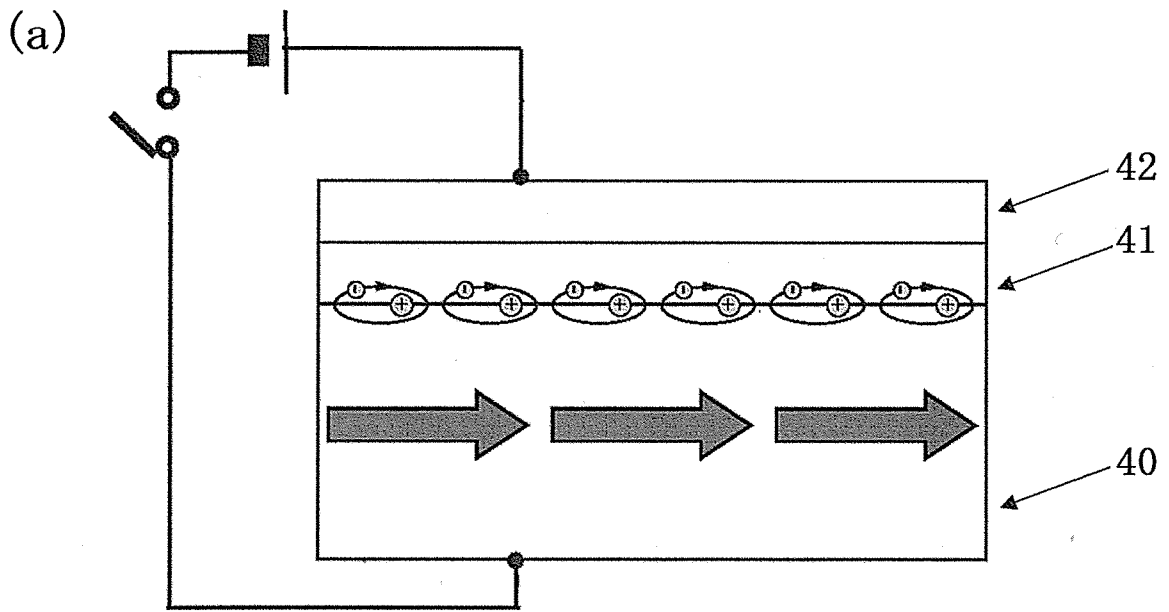
(a)



(b)



【図20】



【図 2 1】

